

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-202589

(43)Date of publication of application : 09.08.1996

(51)Int.Cl. G06F 11/30
G06F 1/00

(21)Application number : 07-008650

(71)Applicant : NEC HOME ELECTRON LTD
NEC ROBOTICS ENG LTD

(22)Date of filing : 24.01.1995

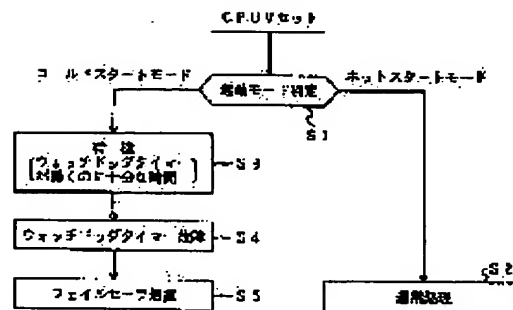
(72)Inventor : MATSUOKA HIROSHI
OFUJI SHINKO

(54) INFORMATION PROCESSOR AND FAULT DIAGNOSTIC METHOD

(57)Abstract:

PURPOSE: To monitor and judge the presence or the absence of fault of a monitoring circuit by providing a means which judges the fault of the monitoring circuit in the case where there is no reset signal from the monitoring circuit within a standby period in a cold start mode, and starting a system in a hot start mode when the reset signal is received within the standby period.

CONSTITUTION: When a CPU is reset, a start mode is judged by an MPU (step S1). When the hot start mode is judged by a watch-dog timer(WDT), etc., normal processing is executed (step S2), and when the start mode is judged to be the cold start mode, the system is turned into a standby state for the period enough for the WDT to operate (step S3). Then, when the WDT operates normally within the standby period, the CPU is reset, and when it is restarted, the system is tuned into the hot start mode. On the other hand, in the case where the WDT does not operate within the standby period, the WDT is judged to be faulty (step S4).



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-202589

(43) 公開日 平成8年(1996)8月9日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 11/30	3 1 0 K	7313-5B		
1/00	3 7 0 D			

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願平7-8650

(22) 出願日 平成7年(1995)1月24日

(71) 出願人 000001937

日本電気ホームエレクトロニクス株式会社
大阪府大阪市中央区城見一丁目4番24号

(71) 出願人 000232173

日本電気ロボットエンジニアリング株式会社
神奈川県横浜市神奈川区新浦島町1丁目1番地25

(72) 発明者 松岡 弘

大阪府大阪市中央区城見一丁目4番24号
日本電気ホームエレクトロニクス株式会社
内

(74) 代理人 弁理士 後藤 洋介 (外2名)

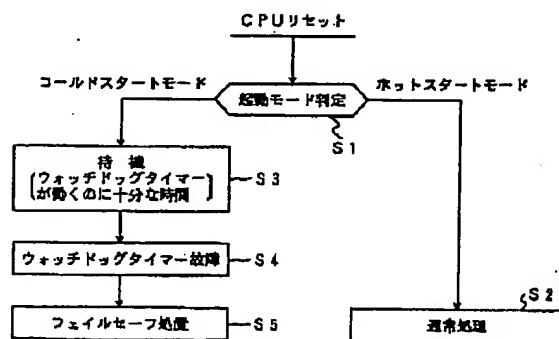
最終頁に続く

(54) 【発明の名称】 情報処理装置及び故障診断方法

(57) 【要約】

【目的】 CPUの監視に使用されるウォッチドックタイマー (WDT) 等の監視回路における故障を監視、判定できる情報処理装置、及び、その故障判定方法を提供することにある。

【構成】 コールドスタートモード及びホットスタートモードを識別する識別回路で、コールドスタートモードが識別された場合、監視回路を動作させるのに十分な時間待機し、この待機時間中に、監視回路がリセット信号を発生しない場合、監視回路の故障と判定する。他方、監視回路がリセット信号を発生した場合、CPUは、監視回路が正常であると判定し、ホットスタートモードとなる。



【特許請求の範囲】

【請求項 1】 中央処理装置（以下、CPU と略称する）及び CPU を監視する監視回路とを備え、コールドスタートモード及びホットスタートモードのいずれかにより起動される情報処理装置において、前記コールドスタートモード及びホットスタートモードとを識別する手段と、前記コールドスタートモードの際、監視回路が動作するのに十分な待機時間、待機状態となり、監視回路の動作を待つ手段と、前記待機時間内に、監視回路からのリセット信号が無い場合、監視回路の故障と判定する判定手段とを備え、前記待機時間内に監視回路からリセット信号をうけると、ホットスタートモードで起動することにより、監視回路の正常状態を確認できることを特徴とする情報処理装置。

【請求項 2】 請求項 1 において、前記判定手段において監視回路の故障と判定された場合、警報を発生する警報発生手段を備えていることを特徴とする情報処理装置。

【請求項 3】 請求項 1 において、前記判定手段において監視回路の故障と判定された場合、フェイルセーフ処理を行う手段を有していることを特徴とする情報処理装置。

【請求項 4】 CPU 及び監視回路とを備え、コールドスタートモード及びホットスタートモードのいずれかにより起動される情報処理装置の故障診断方法において、コールドスタートモードの際、監視回路が動作するのに十分な待機時間、待機状態となり、この待機時間内に監視回路からリセット信号が無い場合には、監視回路の故障と判定することを特徴とする故障診断方法。

【請求項 5】 請求項 4 において、前記待機時間内に監視回路からリセット信号が出力されると、ホットスタートモードで起動され、これによって、監視回路の正常性を確認できることを特徴とする故障診断方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、CPU、及び、CPU を監視するウォッチドックタイマー（以下、WDT と略称する）等の監視回路とを備えた情報処理装置、及び、この情報処理装置の故障診断を行う故障診断方法に関する。

【0002】

【従来の技術】 一般に、この種の情報処理装置には、CPU の他に、情報処理装置の異常を検出するために、WDT を備えたものがある。この WDT は、一定の監視時間毎に、CPU 内のプログラムに割り込みをかけ、正常な状態では、常に、プログラムによりリセットされる。他方、CPU に障害が発生している場合等には、WDT はプログラムによってリセットされなくなって、警報を発生する。結果として、WDT は、プログラムの暴走等による異常を検出、報知することができる。

【0003】 一方、このような情報処理装置は、自動車等に広く応用される傾向にあり、高い信頼性と共に、低価格化が要求されている。したがって、プログラムの暴走等による異常を安価に、且つ、正確に検出することは、非常に重要である。

【0004】

【発明が解決しようとする課題】 しかしながら、上記した情報処理装置では、WDT の正常動作を前提にしており、WDT 自身が正常に動作しているか否かについては、保証されていないのが実情である。したがって、WDT による異常検出に関する限り、高い信頼性が保証されているとは言い難い。また、複数の CPU を備えた情報処理装置では、一つの WDT の動作を他の CPU により監視することも考えられるが、この構成では、低価格化の要求に応えられないという欠点がある。

【0005】 更に、この種の情報処理装置には、WDT 以外にも、CPU の異常を監視する種々の形式の監視回路が使用されているが、これら監視回路が正常か否かを監視することについては、何等、考慮されていない。

【0006】 本発明の目的は、WDT 等の監視回路における故障の有無を監視、判定できる情報処理装置を提供することである。

【0007】 本発明の他の目的は、WDT 等の監視回路における故障の有無を簡単に診断できる故障診断方法を提供することである。

【0008】

【課題を解決するための手段】 本発明によれば、この種の情報処理装置に備えられているコールドスタートモードと、ホットスタートモードとを有効に利用することにより、監視回路を故障診断できる。

【0009】 ここで、コールドスタートモードは、電源オフ状態から起動するモードであり、他方、ホットスタートモードは、電源オン状態から起動するモードである。

【0010】 より具体的に言えば、本発明では、中央処理装置及び CPU を監視する監視回路とを備え、コールドスタートモード及びホットスタートモードのいずれかにより起動される情報処理装置において、前記コールドスタートモード及びホットスタートモードとを識別する手段と、前記コールドスタートモードの際、監視回路が動作するのに十分な待機時間、待機状態となり、監視回路の動作を待つ手段と、前記待機時間内に、監視回路からのリセット信号が無い場合、監視回路の故障と判定する判定手段とを備え、前記待機時間内に監視回路からリセット信号をうけると、ホットスタートモードで起動することにより、監視回路の正常状態を確認できる情報処理装置が得られる。

【0011】 更に、本発明では、CPU 及び監視回路とを備え、コールドスタートモード及びホットスタートモードのいずれかにより起動される情報処理装置の故障診

断方法において、コールドスタートモードの際、監視回路が動作するのに十分な待機時間、待機状態となり、この待機時間内に監視回路からリセット信号が無い場合には、監視回路の故障と判定する一方、前記待機時間内に監視回路からリセット信号が出力されると、ホットスタートモードで起動され、これによって、監視回路の正常性を確認できる故障診断方法が得られる。

【0012】

【作用】上記したように、本発明においては、コールドスタートの度毎に、監視回路の動作を確認することより、監視回路の動作の信頼性を保証することができる。

【0013】

【実施例】以下、図面を参照して、本発明の一実施例に係る情報処理装置、並びに、当該情報処理装置における故障診断方法を説明する。

【0014】図1を参照すると、本発明の一実施例に係る情報処理装置は、CPU10と、このCPU10に外付けされたWDT11とを有している。更に、CPU10内部には、マイクロプロセッサ(MPU)12、ROM13、及び、RAM14が設けられており、この内、ROM13には、プログラム、データ等が格納されており、他方、RAM14には、データ、命令等が一時的に格納される。また、ROM13には、後述するようなプログラムも格納されている。これらROM13及びRAM14は、アドレスバスAB及びデータバスDBを介して、MPU12と接続されている。

【0015】また、CPU10には、コールドスタートモードとホットスタートモードとを識別、判定する起動モード判定回路16が接続されている。この判定回路16としては、種々の回路が考えられるが、例えば、特開昭63-307516号に記載された回路を使用することができる。一方、この起動モード判定回路16の機能は、ROM13のプログラムによっても実現できる。この場合、起動モード判定を行う手段はCPU内に内蔵された形となる。

【0016】簡単に言えば、起動モード判定は、電源電圧Vccの投入にตอบสนองして、電源電圧Vccの投入をあらわす信号を発生すると共に、ホットスタートモードの場合、当該ホットスタートモードをあらわす識別信号を発生できるように、構成することによって実現できる。

【0017】図2を参照すると、WDT11を監視するためのプログラムが示されており、このプログラムは図1のROM13に格納されている。まず、CPU10がリセットされると、MPU12では、判定回路16からの出力信号を検出して、起動モードの判定を行う(ステップS1)。WDT11等によるホットスタートモードが判定されると、ホットスタートモードに応じた通常処理が実行される(ステップS2)。

【0018】一方、ステップS1において、コールドスタートモードであると判定されると、ステップS3に移

行して、プログラムはWDT11を監視するモードになる。したがって、ステップS1及びS3は、それぞれ、コールドスタートモード及びホットスタートモードのような起動モードを判定する手段及びWDT11を監視する手段を構成している。

【0019】ステップS3では、WDT11が働くのに十分な時間待機する状態となり、この間、ウォッチドックタイマー(WDT)処理を行わない。このステップS3における待機時間は、システム毎に任意に定めることができる。また、待機時間は、CPU10の外部に取り付けられた外付タイマー(図示せず)によって定められても良いし、クロック等のカウント数の形で設定しておいても良い。

【0020】ステップS3において、待機時間内に、WDT11が正常に動作すれば、CPU10にリセットがかかり、再起動された時にはホットスタートモードとなる。このホットスタートモードはステップS1で識別された後、ステップS2の通常処理に移る。

【0021】他方、ステップS3において、待機時間内に、WDT11が動作しなかった場合、プログラムを実行するMPU12は、ステップS4においてWDT11の故障と判定する。したがって、ステップS4はWDT11の故障を判定する判定手段を構成している。

【0022】ステップS4でWDT11が故障と判定されると、ステップS5に移行し、フェイルセーフ処置を実行する。このフェイルセーフ処置では、故障の警報を発生、報知したり、或いは、制御動作の停止等の処置を行う。

【0023】図3(a)及び(b)を参照すると、本発明の他の実施例に係る情報処理装置の概略構成が示されている。図3(a)では、WDT11の代わりに、CPU10の異常を監視する監視回路20が使用されている点で、図1に示された実施例とは異なっている。この監視回路20は、CPU10から与えられる一定周期のパルスAを監視し、このパルスが停止した場合、リセット信号BをCPU10に出力して、CPU10が異常と判定する回路である。

【0024】より具体的に言えば、パルス信号Aはコンデンサを介して、監視回路20のNPNトランジスタQに与えられる。このトランジスタQのコレクターは、抵抗Rと充電用コンデンサCとの接続点に接続されており、且つ、抵抗Rの他端には、電源電圧Vccが与えられている。

【0025】また、抵抗Rと充電用コンデンサCとの接続点は、比較器COMの入力端子の一方に接続されており、比較器COMの入力端子の他方には、基準電圧Vが与えられている。

【0026】まず、監視回路20の通常状態における動作を説明する。CPU10が正常に動作している場合、図3(b)に示されるようなパルス信号Aが与えられて

おり、この結果、監視回路20のトランジスタQは、パルス信号Aを受ける度毎に、電源電圧Vccにより充電されている充電用コンデンサCの電荷を放電する。このため、パルス信号Aが入力している間、トランジスタQのコレクタ電圧Vcは図3(b)に示すように、鋸歯状となり、基準電圧Vを越えない。したがって、比較器COMは、リセット信号Bを出力せず、CPU10が正常に動作していることを保証する。

【0027】一方、パルス信号Aが入力しなくなると、充電用コンデンサCに接続された比較器COMの入力端子の電圧は、基準電圧Vよりも高くなり、この結果、比較器COMからはリセット信号Bを出力し、CPU10をリセットし、CPU10の異常を指示する。

【0028】通常状態において上記したCPU10の監視動作を行う監視回路20自身も、CPU20によって、図1に示された実施例と同様に、その正常性を監視される。まず、図1に関連して述べたように、起動モード判定回路16でコールドスタートモードであることが判定されると、監視回路20はCPU20が異常であると判定するのに十分な時間(図3(b)のtの時間)、即ち、充電用コンデンサCの充電電圧が基準電圧を越えるのに十分な時間、パルス信号Aを停止する。

【0029】もし、監視回路20が正常に動作している場合には、パルス信号Aが時間tの間、停止されると、リセット信号Bが比較器COMから出力され、CPU10はリセット状態となり、再起動される。このリセット状態はホットスタートモードと同様であるため、CPU10は、ホットスタートモードと判定すると共に、監視回路20が正常に動作していると判定する。これらの判定後、CPU10は通常の処理に移行する。

【0030】他方、パルス信号Aが時間tの間、停止されても、リセット信号Bが監視回路20からCPU10に与えられない場合には、CPU10は、監視回路20の故障と判定し、フェイルセーフ処理を実行し、故障の警報、制御の停止等の処理を行う。

【0031】上に述べたように、この実施例では、CPU10を監視する監視回路20自身の故障の有無を監視、検出できる。

【0032】図4を参照すると、本発明の更に他の実施例に係る情報処理装置は、図3と同様に、CPU10の故障を監視する監視回路20'を備えており、図示された監視回路20'は、尋問及び判定部21を備えている。ここで、尋問及び判定部21は、CPU10の動作の正常性を監視、確認するために、CPU10に対して尋問信号Xを出力する。この尋問信号Xは、例えば、

(1+1=?)のような質問をあらわす信号であり、これに対して、CPU10は、回答信号Yを監視回路20'に送出する。上記した例の場合、回答信号Yが"2"であれば、CPU10は正常に動作していると、監視回路20'は判定する。回答信号Yが"2"以外の場合に

は、CPU10は異常であると、監視回路20'は判定して、リセット信号RSをCPU10に送出する。リセット信号RSを受けると、CPU10は再起動されることになる。

【0033】一方、この実施例に係るCPU10は、起動モードの判定の結果、コールドスタートモードと判定されると、監視回路20'からの尋問信号Xに対して、意図的に誤った回答信号Yを監視回路20'に出力し、監視回路20'がCPU10の異常を判定するのに十分な時間、待機する。

【0034】意図的に誤った回答信号Yを受けた監視回路20'が正常に動作している場合には、監視回路20'はリセット信号RSをCPU10に返送して、CPU10にリセットを掛ける。この結果、CPU10は再起動されて、ホットスタートモードなり、監視回路20'の正常性を確認する。このように、監視回路20'が正常に動作していると判定された場合には、CPU10は通常の処理に移行する。

【0035】また、意図的に誤った回答信号Yを受けた監視回路20'がCPU10の異常を判断できず、結果として、監視回路20'からリセット信号RSがCPU10に送出されなかった場合には、CPU10は監視回路20'の故障と判定し、他の実施例と同様な処理を行う。

【0036】上記した実施例におけるWDT11、監視回路20、20'は、単に、監視回路と総称されて良い。

【0037】

【発明の効果】以上述べたように、本発明では、WDT等の監視回路における故障の有無をコールドスタートの度毎に、判定できるため、監視回路に故障が発生した場合にも、監視回路の故障状態が長時間にわたって放置されることがなく、情報処理装置全体における信頼性、安全性を向上させることができる。

【図面の簡単な説明】

【図1】本発明に一実施例に係る情報処理装置の概略構成を示すブロック図である。

【図2】図1に示された情報処理装置の故障検出動作を説明するためのフローチャートである。

【図3】(a)は本発明の他の実施例に係る情報処理装置の概略構成を示すブロック図である。(b)は図3(a)の動作を説明するためのタイムチャートである。

【図4】本発明の更に他の実施例に係る情報処理装置の概略構成を示すブロック図である。

【符号の説明】

10	CPU
11	ウォッチドックタイマー(WDT)
12	マイクロプロセッサ(MPU)
13	ROM

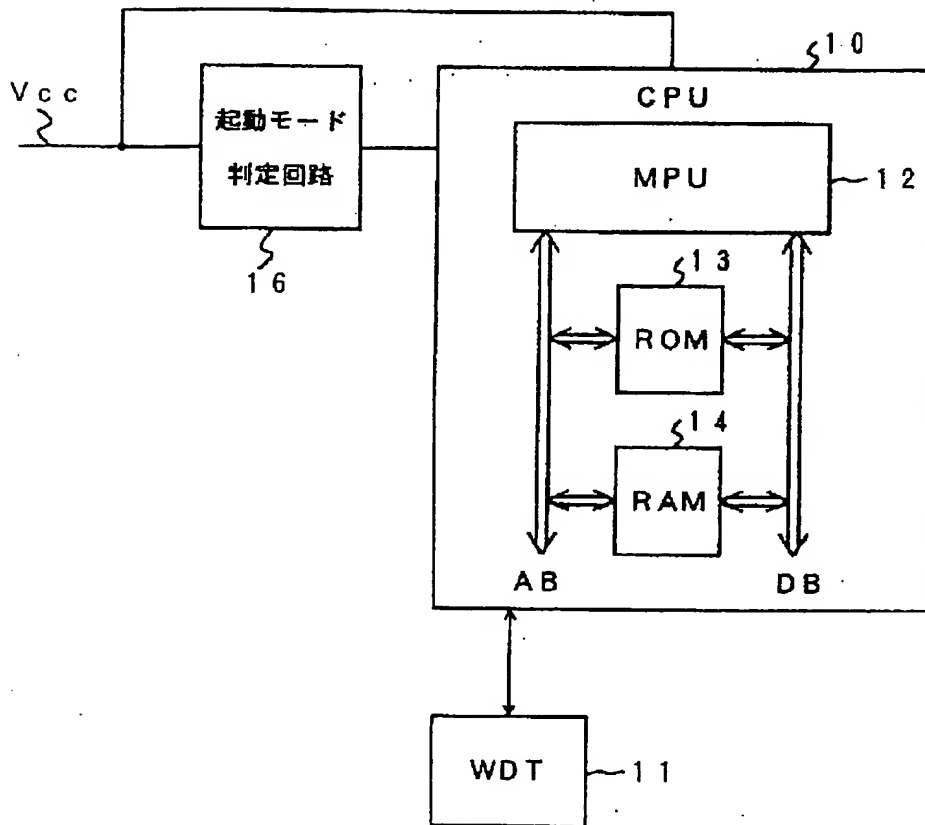
14
16

RAM
起動モード判定回路

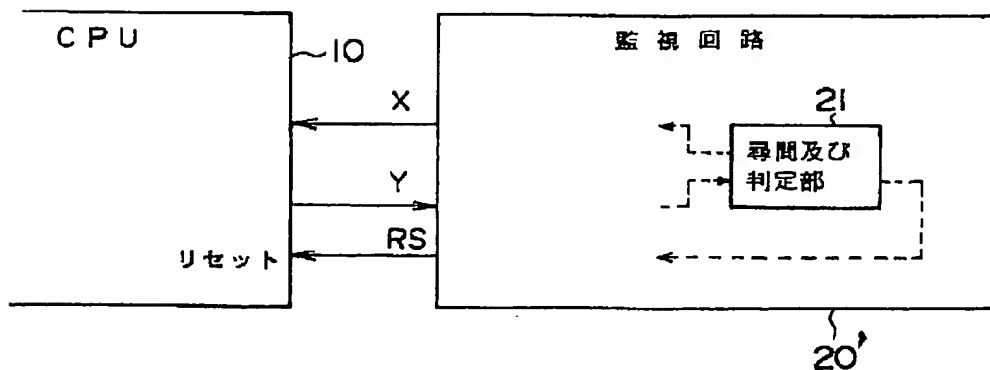
20、20'
21

監視回路
尋問及び判定部

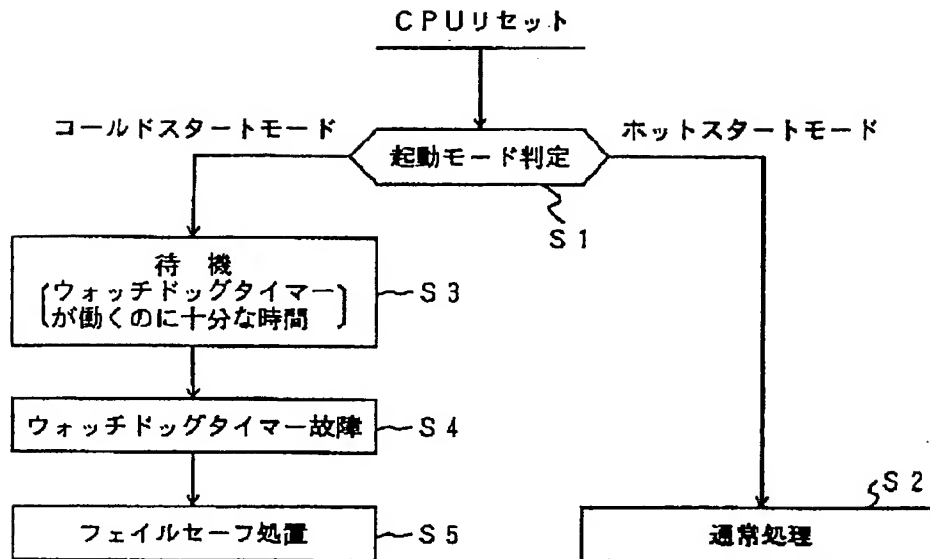
【図1】



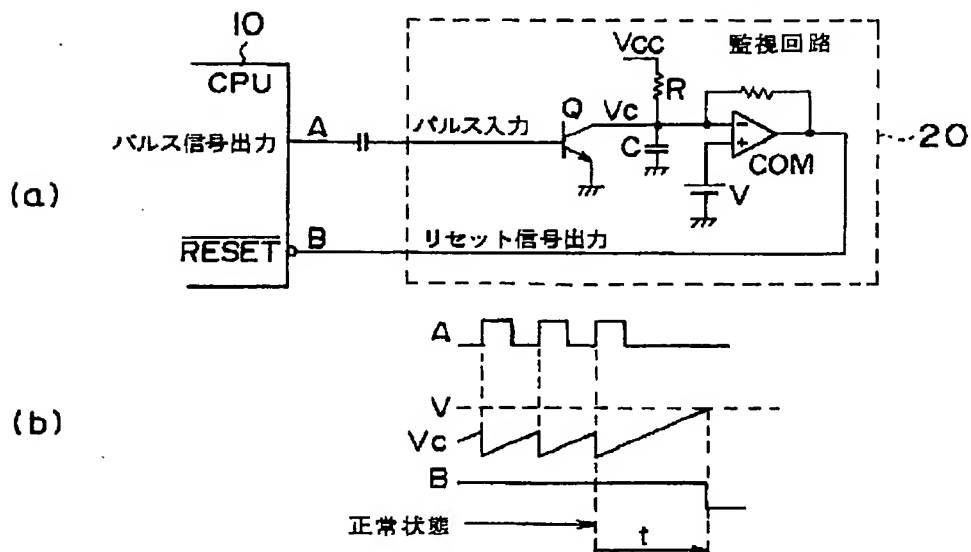
【図4】



【図2】



【図3】



フロントページの続き

(72)発明者 大藤 真弘

神奈川県横浜市神奈川区新浦島町1丁目1
番地25 日本電気ロボットエンジニアリン
グ株式会社内

THIS PAGE BLANK (USPTO)